

回路図エディタを使用した プロセス・コーナー解析

はじめに

本稿では、プロセス・コーナー・シミュレーションをGatewayの回路図から実行する方法について説明します。5段 current-starved VCOを例題にします。回路図からSPICEネットリストを生成した後、シミュレーション・プロファイルをUMC 0.18 μm 1.8Vプロセスを用いて作成します。過渡解析を設定し、入力電圧と出力電圧の経時の変化をプロットします。次に、SmartSpiceが最初の過渡解析を実行し、2番目と3番目のプロセス・コーナーに移行し、シミュレーションを完了させます。このデザインでは、22個のBerkley BSIM3V3型トランジスタと1個の抵抗を使用します。

回路図の編集およびネットリストの生成

図1は、あるPMOSデバイスに対するインスタンス属性を示しています。このダイアログでN型デバイス、P型デバイスなど、すべてのインスタンス属性を入力します。図1で示すように、MNAMEフィールドにはPを設定しています。MNAMEは、インスタンスに使用するモデル名のSmartSpiceの属性です。モデル・ファイル内ではP型デバイス用にPを使用するので、各インスタンスは回路図上でモデル名に一致するように設定する必要があります。MNAMEフィールドは、デバイスのインスタンスをSPICEモデルにリンクさせるために使用します。N型デバイスに使用するモデルはNです。この例では、回路図上のすべてのNMOSデバイスがMNAMEフィールドにNとして設定されます。

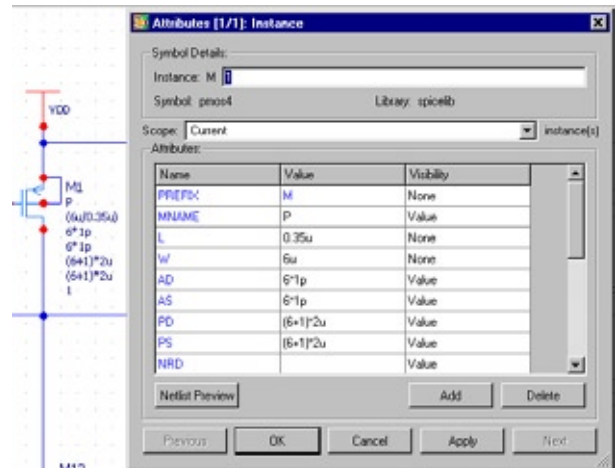


図1. インスタンス属性ダイアログ

図2に、作成したVCO回路図を示します。次のステップは、回路図のエラーをチェックし、ネットリストを生成することです。回路図にエラーがないことが検証されると、SPICEネットリストがGatewayにより生成されます。図3は、この.netファイルの一部を示しています。このネットリスト・ファイルは、SmartSpiceで実際に使用されるインプット・デッキの3つの構成から成る1つ目で、回路の接続情報を持つファイルです。インプット・デッキの残り2つについては、次のセクションで説明します。

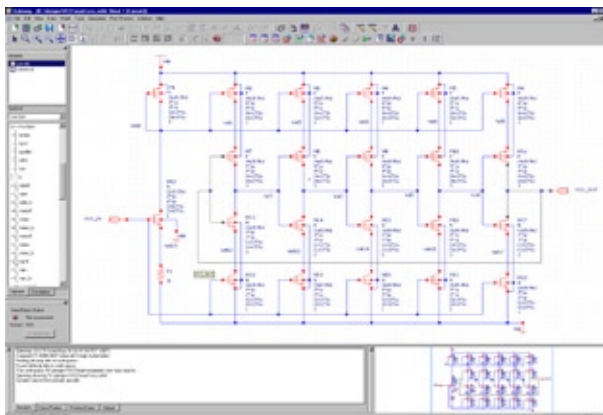


図2. VCO回路図

```

1
2 * Gateway 2.6.7.R Spice-netlist Generator
3
4 * Simulation timestamp: 02-Oct-2007 13:19:51
5
6
7 * Schematic: name: vco
8
9 M1 not6 net6 VDD VDD P L=0.35u W=6u AD=6*1p AS=6*1p PD=(6+1)*2u
10 + PS=(6+1)*2u GEO=1
11 M2 net1 net6 VDD VDD P L=0.35u W=6u AD=6*1p AS=6*1p PD=(6+1)*2u
12 + PS=(6+1)*2u GEO=1
13 M3 net2 net6 VDD VDD P L=0.35u W=6u AD=6*1p AS=6*1p PD=(6+1)*2u
14 + PS=(6+1)*2u GEO=1
15 M4 net3 net6 VDD VDD P L=0.35u W=6u AD=6*1p AS=6*1p PD=(6+1)*2u
16 + PS=(6+1)*2u GEO=1
17 M5 net4 net6 VDD VDD P L=0.35u W=6u AD=6*1p AS=6*1p PD=(6+1)*2u
18 + PS=(6+1)*2u GEO=1
19 M5 not5 net6 VDD VDD P L=0.35u W=6u AD=6*1p AS=6*1p PD=(6+1)*2u
20 + PS=(6+1)*2u GEO=1

```

図3. SPICEネットリスト

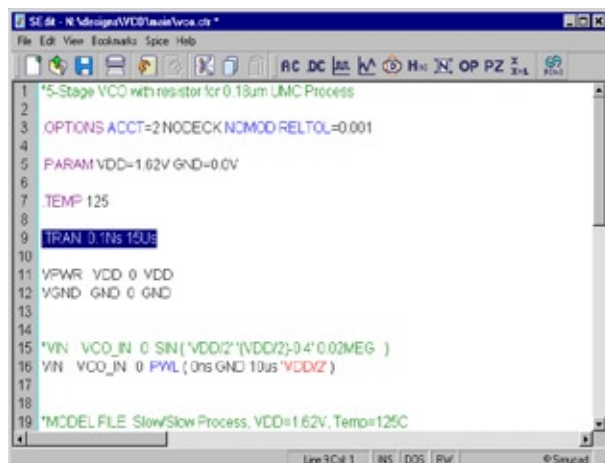


図4. コントロール・カード

プレシミュレーション

ネットリストの生成後の次のステップは、シミュレーション・プロファイルを作成することです。インプット・デッキの残り2つの構成は、コントロール・カードとクロスプローブ・ステートメントです。コントロール・カードは、実行するシミュレーションの内容、シミュレーションの実行方法に関するすべてのSPICE命令を含んでいます。クロスプローブ・ファイルは、波形データを保存し、プロットするためのステートメントを含んでいます。

コントロール・カード (図4) は、過渡解析の時間が15usであることを指定しています。また、このファイルでは、SPICEオプションとソースとなる電圧源が回路図に入力されていない場合にオプションを追加しソースを定義します。この例では、入力としてPWLが定義されています。次に、モデル情報を追加します。コーナー解析を実行するためには、ライブラリ・ファイル内で条件を切り替える方法をお勧めします。.LIBを追加メニューからUMCモデルを選択し、エントリ名フィールドから最初に実行するコーナー条件を選択します。この例では、SS (Slow/Slow)が最初に選択されています。図5は、モデル・ファイルとその中のコーナー条件を選択するためのダイアログです。

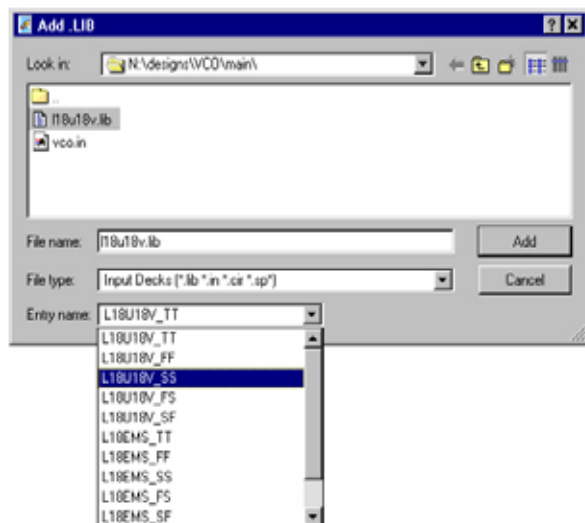


図5. モデル・ファイル/コーナー条件設定ダイアログ

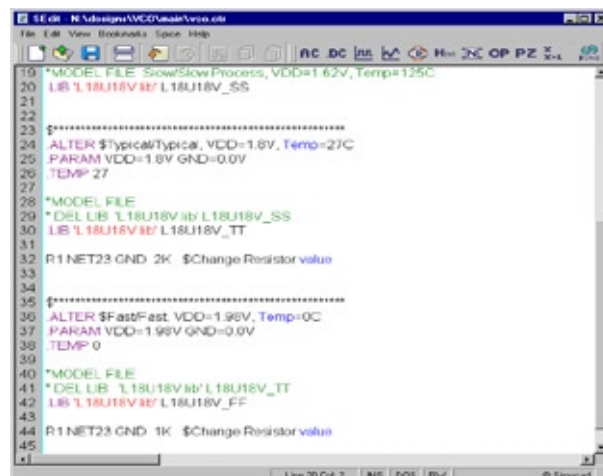


図6. コーナーを含んだコントロール・カード

これで、コントロール・カードには、SPICEモデルと対応するプロセス・コーナー条件をリンクさせるための.LIBステートメントが含まれました。次に、.ALTERステートメントを使用して、.ALTERステートメントと.ENDステートメント間のすべての処理、または次の.ALTERステートメントの初めまでの処理に対して効果的にシミュレーションを繰り返します。このようにして、プロセス・コーナーから次のプロセス・コーナーへ変更すると共に、マトリックスおよびパラメータのデータの素子を変更することができます。

さらに、2番目のコーナー (Typical/Typical)、3番目のコーナー (Fast/Fast) をシミュレーション用に追加します。また、図6に示すように、パラメータ値は実行ごとに変更できます。

最後に、Gatewayをシミュレーション・モードに切り替え、VCOの入力/出力ノードを選択しマーチングを設定することで、シミュレーションの進行に合わせてリアルタイムにプロットを実行します。図7に示すように、シミュレーションが実行される間、出力波形がリアルタイムに表示されます。

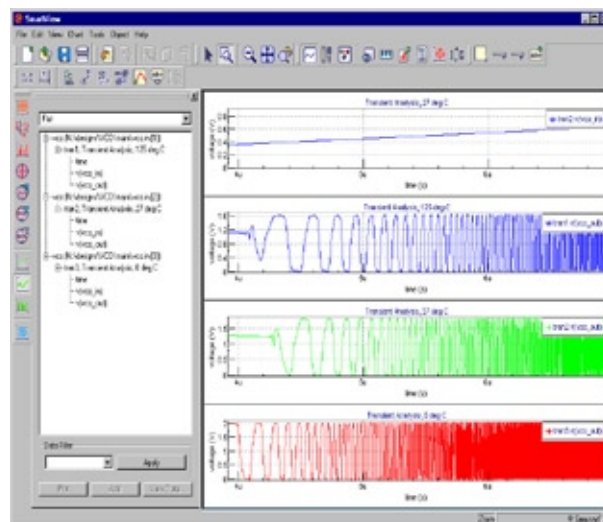


図7. 結果の波形